

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-46390

(43)公開日 平成9年(1997)2月14日

(51)Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 4 L 29/08			H 0 4 L 13/00	3 0 7 C
G 1 1 B 20/10	3 0 1	7736-5D	G 1 1 B 20/10	3 0 1 Z
H 0 4 L 12/56			H 0 4 L 13/08	
13/08		9466-5K	11/20	1 0 2 C

審査請求 未請求 請求項の数13 O L (全 7 頁)

(21)出願番号 特願平7-196345

(22)出願日 平成7年(1995)8月1日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 山田 正純

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 飯塚 裕之

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

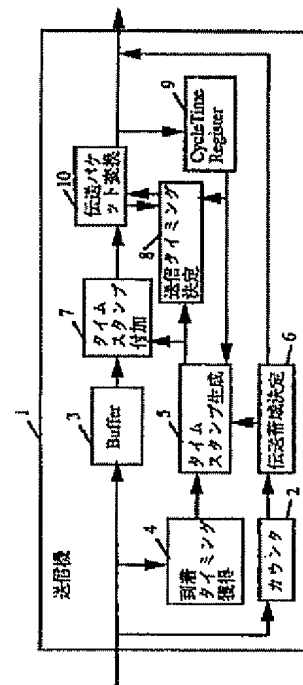
(74)代理人 弁理士 滝本 智之 (外1名)

(54)【発明の名称】 デジタル信号伝送装置および記録装置

(57)【要約】

【目的】 デジタル信号の内部解析が不要な伝送装置および記録装置を提供すること、また、受信機側のバッファがオーバーフローまたはアンダーフローしないように送信側で制御することを目的とする。

【構成】 各MPEG2データパケットが送信器1に出力されたときの到着タイミングを到着タイミング獲得器4により獲得する。タイムスタンプ生成器5では、CTR8の値を到着タイミングでラッチし、さらに所定の送信機～受信機の最大遅延時間のカウンタ値を加えて伝送タイムスタンプを生成する。入力されたデータパケットは、タイムスタンプ付加器30によって伝送タイムスタンプを付加されてソースパケットに変換され、さらに伝送パケット変換器10によりソースパケットが複数個集まった伝送パケットに変換され送信される。



## 【特許請求の範囲】

【請求項1】所定の一定時間内に到着したデータ量を計測する計測手段と、  
前記計測手段により計測されたデータ量から送信帯域を決定する帯域決定手段と、  
前記決定手段によって決定された送信帯域に従って送信を行なう送信手段を有することを特徴とするデジタル信号伝送装置。

【請求項2】帯域決定手段は、計測手段が計測したデータ量に対して所定の割合のデータ量を加算し、前記加算により得られたデータ量に基づいて送信帯域を決定することを特徴とする請求項1記載のデジタル信号伝送装置。

【請求項3】固定長のパケット形式でデータが到着し、計測手段は、所定の一定時間内に到着したパケットの数をカウントしてデータ量を計測することを特徴とする請求項1記載のデジタル信号伝送装置。

【請求項4】受信機が伝送路から受信した伝送パケットが受信機から出力されるべきタイミングを過ぎたか否かを判断する判断手段と、  
送信機が前記伝送パケットを1個送信した場合に値をカウントアップし、  
前記判断手段が前記各伝送パケットが受信機から出力されるべきタイミングを過ぎたと判断した場合に値をカウントダウンするカウンタと、  
前記カウンタが一定値以上にならないように前記各伝送パケットの送信タイミングを決定する決定手段と、  
上記決定手段により決定された送信タイミングに基づいて前記デジタルデータを送信する送信手段を有することを特徴とするデジタル信号伝送装置。

【請求項5】受信機が前記各伝送パケットを出力すべきタイミングの情報である伝送タイムスタンプを生成する伝送タイムスタンプ生成手段を備え、  
判断手段が、送信した各伝送パケットの前記伝送タイムスタンプの値を記憶し、前記伝送タイムスタンプから出力されたタイミングを判断することを特徴とする請求項4記載のデジタル信号伝送装置。

【請求項6】決定手段は、カウンタが一定値以上にならない範囲内で出来るだけ大きな値をとるように伝送パケットを伝送するよう送信タイミングを決定することを特徴とする請求項4記載のデジタル信号伝送装置。

【請求項7】パケット単位で入力されるデジタルデータを伝送する伝送装置において、受信装置が有するバッファの容量と、前記受信装置へ入力されるデジタルデータのデータレートから、遅延時間を算出する算出手段と、

前記遅延時間と所定の値を比較し判断する判断手段と、  
前記受信装置への入力時刻と前記判断手段の出力を、受信機が前記パケットを出力すべきタイミングの情報である伝送タイムスタンプとして前記各伝送パケットに付加

する伝送タイムスタンプ付加手段と、  
前記伝送タイムスタンプを付加されたパケットを送信する送信手段を有することを特徴とするデジタル信号伝送装置。

【請求項8】判断手段が、遅延時間が所定の値以上である場合には、前記所定の値を出力し、前記遅延時間が所定の値より小さい値である場合には、前記遅延時間を出力することを特徴とする請求項7記載のデジタル信号伝送装置。

10 【請求項9】所定の一定時間内に到着したデータ量を計測する計測手段と、  
前記計測手段により計測されたデータ量から記録時の記録モードを決定する決定手段と、前記決定手段によって決定された記録モードに従って記録を行なう記録手段を有することを特徴とするデジタル信号記録装置。

【請求項10】計測手段が、所定の一定時間内に到着した前記伝送パケット数をカウントしてデータ量を計測することを特徴とする請求項9記載のデジタル信号記録装置。

20 【請求項11】決定手段が、所定の一定時間内に到着したデータ量に対して、所定の割合のデータ量を加算し、前記加算により得られたデータ量に基づいて記録モードを決定することを特徴とする請求項9記載のデジタル信号記録装置。

【請求項12】所定の伝送パケット単位で入力されるデジタル信号を伝送する装置において、  
前記各伝送パケットに付加された時刻情報によって所定の数の伝送パケットが入力される時間を計測する計測手段と、

30 前記計測手段により計測された時間から記録時の記録モードを決定する決定手段と、前記決定手段によって決定された記録モードに従って記録を行なう記録手段を有することを特徴とするデジタル信号記録装置。

【請求項13】決定手段が、所定の数の伝送パケットが入力される時間に対して、所定の割合の時間を減少させ、前記減少させて得られた時間に基づいて記録モードを決定することを特徴とする請求項12記載のデジタル信号記録装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、デジタル信号を伝送する伝送装置に関する。

【0002】

【従来の技術】近年、デジタル信号をリアルタイム伝送するための高速デジタルインターフェースの開発が進んでおり、特にアイ・イー・イー・イー（IEEE）1394規格のシリアルバスはレートの高さ及びリアルタイム伝送と非同期伝送を同時に行える利点などから、画像を中心とするマルチメディア伝送に適したインターフェースとして期待されている。

【0003】図3に従来のデジタル信号伝送装置の送信機の構成を示す。ここでは例えばMPEG2信号をIEEE1394伝送装置にて伝送する場合を想定する。

【0004】図3において、1は送信機、2はMPEG2デコーダボックス、3はバッファ、4は到着タイミング獲得器、5はタイムスタンプ生成器、30はタイムスタンプ付加器、8はサイクルタイムレジスタ(CTR)、10は伝送パケット変換器を示す。

【0005】伝送のタイムスタンプは、伝送路に接続された各機器間で時刻合わせが行われている時計であるサイクルタイムレジスタ(CTR)8のカウンタ値に基づいて生成される。

【0006】MPEG2デコーダボックス2から各MPEG2データパケットが送信器1に出力されたときの到着タイミングを到着タイミング獲得器4により獲得する。

【0007】タイムスタンプ生成器5では、CTR8の値を到着タイミングでラッチし、さらに所定の送信機へ受信機の最大遅延時間のカウンタ値を加えて伝送タイムスタンプを生成する。入力されたデータパケットはバッファに蓄積された後、タイムスタンプ付加器30によって伝送タイムスタンプを付加されてソースパケットに変換され、さらに伝送パケット変換器10によりソースパケットが複数個集まった伝送パケットに変換される。伝送パケットはレート等によりソースパケットをいくつかに分割して変換する場合もある。

【0008】レート情報抽出器100により入力MPEG2信号を解析し、伝送レートに関する情報、例えばプログラミングマッピングテーブル(PMT)中のスMOOTHING\_BUFFER\_DESCRIPTORを抽出する。

【0009】抽出した情報を元に伝送帯域決定器101により伝送帯域を定める。定められた伝送帯域は伝送路上に帯域確保要求として出される。

【0010】図4に従来のデジタル信号伝送装置の受信機及び受信機に接続された記録機の構成を示す。

【0011】図4において、11は伝送パケット変換器、20は受信機、21は記録装置、3はバッファ、22はタイムスタンプ分離器、23は読み出しタイミング生成器、4は到着タイミング獲得器、40はPCR抽出器、41は27MHzPLL、43は記録タイムスタンプ生成器、8はサイクルタイムレジスタ(CTR)、26は記録信号処理回路、27は記録媒体、102はレート情報抽出器、103は記録モード決定器を示す。

【0012】サイクルタイムレジスタ(CTR)8のカウンタ値は伝送路に接続された各機器間で時刻合わせが行われている。

【0013】伝送パケット変換器11により受信機に到着した伝送パケットはソースパケットに変換される。

【0014】第1タイムスタンプ分離器22はソースパケットから伝送タイムスタンプを分離し、読み出しタイミング生成器23は得られた伝送タイムスタンプの値とCTR8のカウンタ値が一致したタイミングでバッファに読み出し信号を送る。これによりバッファからは、送信機への入力時刻と受信機からの出力時刻の遅延量が一定となるタイミングでデータパケットが出力される。

【0015】記録機21ではPCR抽出器40によりデータパケット内のMPEG2データを解析し、プログラミングクロックリファレンス(ProgramClockReference、PCR)と呼ばれるタイミング情報を得る。27MHzPLLは内部にMPEG2のシステムクロックであり、記録装置の動作クロックでもある27MHzの発信器とクロックに同期したカウンタを有しており、得られたPCR値とカウンタ値を比較してクロックの補正を行うことにより、入力したMPEG2信号のエンコード時の27MHzクロックを復元する。これにより伝送ジッタを吸収した正確な動作周波数を得ることができる。

【0016】到着タイミング獲得器4は、各データパケットの到着タイミングを検出する。タイムスタンプ生成器25は、到着タイミング獲得器4によって得られたデータパケットの到着タイミングによって27MHzカウンタをラッチし、記録タイムスタンプを生成する。

【0017】各データパケットと対応する記録タイムスタンプは記録信号処理回路26に入力され、記録媒体に適したフォーマット化、誤り訂正符号化、変調などの処理を施されて記録媒体27に記録される。

【0018】入力レートに応じて記録速度等を複数種類分記録モードとして切り替えて記録媒体の有効利用を図るようにしている記録装置では、入力レートにより記録モードを切り替える動作が必要になる。

【0019】レート情報抽出器102は100と同様に入力MPEG2信号を解析し、伝送レートに関する情報、例えばプログラミングマッピングテーブル(PMT)中のスMOOTHING\_BUFFER\_DESCRIPTORを抽出する。

【0020】抽出した情報を元に記録モード決定器103により記録モードを定める。定められた記録モードに基づき、駆動回路をコントロールする。

【0021】

【発明が解決しようとする課題】しかしながら、従来の伝送装置では伝送帯域あるいは記録モードを決定するためにレート情報抽出器100に示したように、デジタル信号の内部を解析して、レートに関する情報を抽出する必要があり、受信記録側のハードウェア量が大きくなる欠点を有していた。

【0022】また、受信機側のバッファがオーバフローまたはアンダーフローすると、データ伝送に破綻が生じ

るが、従来では送信側で制御することができない。

【0023】本発明はかかる点に鑑み、デジタル信号の内部解析が不必要であり、受信側の動作が破綻を起こさない用保証が可能な伝送装置および記録装置を提供することを目的とする。

【0024】

【課題を解決するための手段】上記問題点を解決するために、本発明の伝送装置は、所定の一定時間内に到着したデータ量を計測する計測手段と、前記計測手段により計測されたデータ量から送信帯域を決定する帯域決定手段と、前記決定手段によって決定された送信帯域に従って送信を行なう送信手段を有することを特徴とする。

【0025】あるいは、受信機が伝送路から受信した伝送パケットが受信機から出力されるべきタイミングを過ぎたか否かを判断する判断手段と、送信機が前記伝送パケットを1個送信した場合に値をカウントアップし、前記判断手段が前記各伝送パケットが受信機から出力されるべきタイミングを過ぎたと判断した場合に値をカウントダウンするカウンタと、前記カウンタが一定値以上にならないように前記各伝送パケットの送信タイミングを決定する決定手段と、上記決定手段により決定された送信タイミングに基づいて前記デジタルデータを送信する送信手段を有することを特徴とする。

【0026】あるいは、パケット単位で入力されるデジタルデータを伝送する伝送装置において、受信装置が有するバッファの容量と、前記受信装置へ入力されるデジタルデータのデータレートから、遅延時間を算出する算出手段と、前記遅延時間と所定の値を比較し判断する判断手段と、前記受信装置への入力時刻と前記判断手段の出力を、受信機が前記パケットを出力すべきタイミングの情報である伝送タイムスタンプとして前記各伝送パケットに付加する伝送タイムスタンプ付加手段と、前記伝送タイムスタンプを付加されたパケットを送信する送信手段を有することを特徴とする。

【0027】また、本発明のデジタル信号記録装置は、所定の伝送パケット単位で入力されるデジタル信号を伝送する装置において、前記各伝送パケットに付加された時刻情報によって所定の数の伝送パケットが入力される時間を計測する計測手段と、前記計測手段により計測された時間から記録時の記録モードを決定する決定手段と、前記決定手段によって決定された記録モードに従って記録を行なう記録手段を有することを特徴とする。

【0028】

【作用】本発明では以上の構成より、デジタル信号の内部解析が不必要な伝送装置および記録装置を提供することが可能となる。

【0029】また、送信タイミングを調節することにより、受信機側のバッファがオーバーフローまたはアンダーフローしないように送信側で制御することができる。

【0030】

【実施例】本発明について図面を参照して説明する。

【0031】図1に本発明の第1の実施例のデジタル信号伝送装置の送信機の構成を示す。

【0032】ここでは例えばMPEG2信号をIEEE1394伝送装置にて伝送する場合を想定する。

【0033】図1において、1は送信機、2はカウンタ、3はバッファ、4は到着タイミング獲得器、5はタイムスタンプ生成器、6は伝送帯域決定器、7はタイムスタンプ付加器、8は伝送タイミング、9はサイクルタイムレジスタ(CTR)、10は伝送パケット変換器を示す。

【0034】また図5は送信タイミング決定器8の構成を示した図である。同図において、50は出力時刻判断器、51はカウンタ、52は送信タイミングコントローラである。

【0035】伝送タイムスタンプは、伝送路に接続された各機器間で時刻合わせが行われている時計であるサイクルタイムレジスタ(CTR)8のカウンタ値に基づいて生成される。

【0036】各MPEG2データパケットが送信器1に出力されたときの到着タイミングを到着タイミング獲得器4により獲得する。

【0037】タイムスタンプ生成器5では、CTR8の値を到着タイミングでラッチし、さらに所定の送信機へ受信機の最大遅延時間のカウンタ値を加えて伝送タイムスタンプを生成する。

【0038】入力されたデータパケットはバッファに蓄積された後、タイムスタンプ付加器30によって伝送タイムスタンプを付加されてソースパケットに変換され、さらに伝送パケット変換器10によりソースパケットが複数個集まった伝送パケットに変換され送信される。

【0039】ここで、送信タイミング判定器8により、実際に伝送パケット変換器10から伝送路に送信されるタイミングを制御する。

【0040】出力時刻判断器50は、まずタイムスタンプ生成器5から、各データパケットの受信器における出力時刻をしるしたタイムスタンプ値を入力し、記憶する。次に各タイムスタンプ値と現在のCTRの値と比較し、データパケットが受信器からすでに出力されたか否かを判断する。

【0041】CTRの値は接続されているすべてのノードに対して同じになるよう時刻合わせが行われているので、受信機と送信機のCTRは同じである。このため、二つの値の比較のみで上記の判断が可能となる。

【0042】カウンタ51は出力時刻判断器50の判断が「すでに出力された」である場合にはデータパケット1つにつき1ずつカウントダウンし、伝送パケット変換器10から1つのデータパケットが送信されるごとに1ずつカウントアップする。

【0043】すなわち、カウンタの値は現在の受信機のバッファの中のデータパケット数と同じになる。カウンタ61の値により送信タイミングコントローラ52は伝送パケット変換器10からの出力タイミングを制御する信号を出力する。すなわち、カウントが大きくなり、一定値、具体的にはバッファ量/データパケットサイズの値を超えそうになった場合には、伝送パケット変換器10から伝送路への送信を遅らせる。また、カウント値がゼロに近づいた場合には、伝送パケット変換器10から伝送路への送信を早める。コントローラ52は以上のロジックでマイコン+ソフトウェア等により構成可能である。

【0044】以上の操作を行うことで、送信タイミング判定器8は、受信機側のバッファがオーバーフローまたはアンダーフローしないように送信側で制御することができる。

【0045】また、カウント値は上記一定値を超えない範囲内でできるだけ大きな値を取るよう制御する。この制御によって、受信側のバッファ内のデータパケット数がオーバーフローしない範囲内で最大となり、送信側あるいは伝送路に不具合が生じて伝送パケットがある期間受信側に届かない場合に、受信側出力を可能な限り途切れさせないことが可能となる。

【0046】カウンタ2は、一定期間、例えばIEEE1394の動作クロックである24.576MHzの定数倍の時間に送信器に入力したデータ量、ここではデータパケット数を順次ビットカウントしていく。データパケットの大きさはMPEG2伝送では188byteと一定であるので、平均レートを求めることが比較的容易である。

【0047】伝送帯域決定器5はカウンタ2のカウント値により一定期間における平均レートを知ることができる。

【0048】この平均レートを伝送可能な帯域を伝送機が持つ複数の伝送帯域から一つを選ぶ。伝送帯域決定器5は伝送帯域を決定する際に、求められた平均レートより一定の割合(例:1.2倍)で高いレートを考慮し、実系でのデータ到着タイミングのズレなどによるゆらぎ分を吸収してできる範囲で、最も狭い伝送帯域を選ぶ。

【0049】選んだ伝送帯域を確保するために、送路上に帯域確保要求情報を含む伝送パケットを送信する。

【0050】以上の操作により、MPEG2信号内を解析することなく、直接データレートを知ることができ、これを用いて伝送帯域を容易に決定できる。

【0051】図4に本発明の第2の実施例のデジタル信号伝送記録装置の構成を示す。図4において、11は伝送パケット変換器、20は受信機、21は記録装置、3はバッファ、22はタイムスタンプ分離器、23は読み出しタイミング生成器、4は到着タイミング獲得器、40はPCR抽出器、41は27MHzPLL、43は

記録タイムスタンプ生成器、8はサイクルタイムレジスタ(CTR)、26は記録信号処理回路、27は記録媒体を示す。

【0052】サイクルタイムレジスタ(CTR)8のカウント値は伝送路に接続された各機器間で時刻合わせが行われている。

【0053】受信機20の動作について説明する。伝送パケット変換器11により受信機に到着した伝送パケットはソースパケットに変換される。

【0054】タイムスタンプ分離器22はソースパケットから伝送タイムスタンプを分離し、読み出しタイミング生成器23は得られた伝送タイムスタンプの値とCTR8のカウント値が一致したタイミングでバッファに読み出し信号を送る。これによりバッファからは、送信機への入力時刻と受信機からの出力時刻の遅延量が一定となるタイミングでデータパケットが出力される。

【0055】次に記録機21の動作について説明する。PCR抽出器40によりデータパケット内のMPEG2データを解析し、プログラムクロックリファレンス(Program Clock Reference、PCR)と呼ばれるタイミング情報を得る。27MHzPLL41は内部にMPEG2のシステムクロックであり、記録装置の動作クロックでもある27MHzの発信器とクロックに同期したカウンタ42を有しており、得られたPCR値とカウント値を比較してクロックの補正を行うことにより、入力したMPEG2信号のエンコード時の27MHzクロックを復元する。これにより伝送ジッタを吸収した正確な動作周波数を得ることができる。

【0056】到着タイミング獲得器4は、各データパケットの到着タイミングを検出する。タイムスタンプ生成器25は、到着タイミング獲得器4によって得られたデータパケットの到着タイミングによって27MHzカウンタをラッチし、記録タイムスタンプを生成する。この記録タイムスタンプにより、再生時に記録媒体からの読み出しジッタ等の変動を吸収して、記録時のタイミングを保った正しいタイミングでデータパケットを送信することができる。

【0057】各データパケットと対応する記録タイムスタンプは記録信号処理回路26に入力され、記録媒体に適したフォーマット化、誤り訂正符号化、変調などの処理を施されて記録媒体27に記録される。

【0058】カウンタ24は、一定期間、例えば記録機21の動作クロックである27MHzの定数倍の時間に送信器に入力したデータ量、ここではデータパケット数を順次ビットカウントしていく。記録モード決定器25はカウンタ24のカウント値により一定期間における平均レートを知ることができる。この平均レートを伝送可能な記録モードを記録機が持つ複数の記録モードから一つを選ぶ。

【0059】記録モード決定器25は記録モードを決定

する際に、求められた平均レートより一定の割合（例：1.2倍）で高いレートを考慮し、実系でのデータ到着タイミングのズレなどによるゆらぎ分を吸収してできる範囲で、最も小さい記録レート記録モードを選ぶ。

【0060】定められた記録モードに基づき、駆動回路をコントロールする。以上の操作により、MPEG2信号内を解析することなく、直接データレートを知ることができ、これを用いて記録モードを容易に決定できる。

【0061】本実施例の第2の方法として、カウンタ24が一定期間内のデータ量（パケット数）をカウントする代わりに、一定パケット数を出力するために要する時間をカウントすることによって同様に平均データレートを知り、実現することも可能である。この際に、平均データレートを算出した後の処理は、先に説明した第2の実施例の第1の方法と全く同様に実現できる。

【0062】なお、以上説明した実施例において、データパケット、ソースパケット、伝送パケットの大きさ、ビット配置は任意である。また、第一のタイムスタンプ、第2のタイムスタンプのビット数は任意である。

【0063】また、記録媒体上のデータパケットおよび記録タイムスタンプの配置、およびビット数も任意である。

【0064】また、送信タイミングコントローラの処理の為のオーバーフロー判定の一定値をバッファ量/伝送パケットサイズと定めたが、この値は任意である。

【0065】

【発明の効果】以上説明したように、本発明によれば、デジタル信号の内部解析が不要な伝送装置および記録装置を得ることができ、ハードウェアおよびコストを低減することが可能となる。

【0066】また、送信タイミングを調節することにより、受信機側のバッファがオーバーフローまたはアンダーフローしないように送信側で制御することができる。

【0067】また、仮に送信側あるいは伝送路に不具合が生じて伝送パケットがある期間受信側に届かない場合＊

＊に、受信側出力を可能な限り途切れさせないことが可能となる。

【図面の簡単な説明】

【図1】本発明の第一の実施例におけるデジタル信号伝送装置の送信機の構成図

【図2】本発明の第二の実施例におけるデジタル信号伝送装置の受信機および記録機の構成図

【図3】従来例におけるデジタル信号伝送装置の送信機の構成図

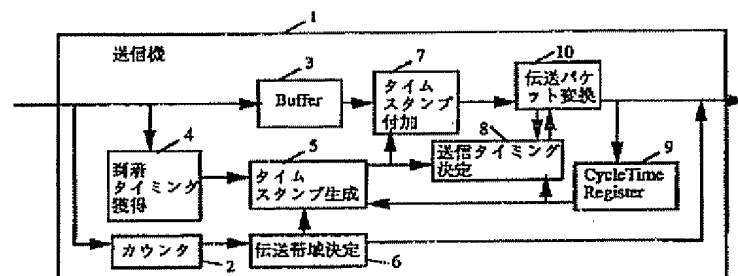
【図4】従来例におけるデジタル信号伝送装置の受信機および記録装置の構成図

【図5】本発明の第1の実施例における送信タイミング判定器の構成図

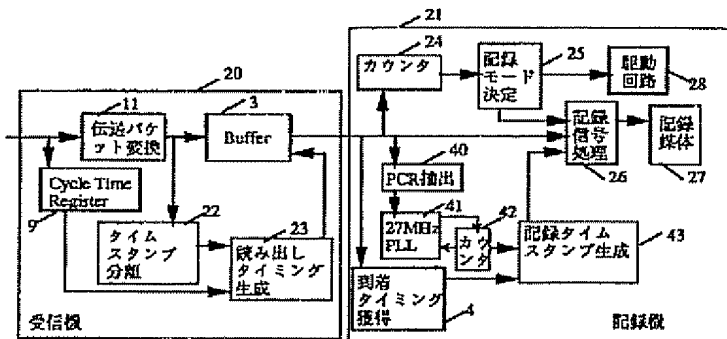
【符号の説明】

- 1 送信機
- 2 カウンタ
- 3 バッファ
- 4 到着タイミング獲得器
- 5 タイムスタンプ生成器
- 6 伝送帯域決定器
- 7 タイムスタンプ付加器
- 8 送信タイミング決定器
- 9 サイクルタイムレジスタ (CycleTime Register)
- 10、11 伝送パケット変換器
- 20 受信機
- 21、50 記録機
- 22 タイムスタンプ分離器
- 23 読みだしタイミング生成器
- 24 カウンタ
- 25 記録モード決定器
- 26 記録信号処理器
- 27 記録媒体
- 50 記録タイムスタンプ生成器

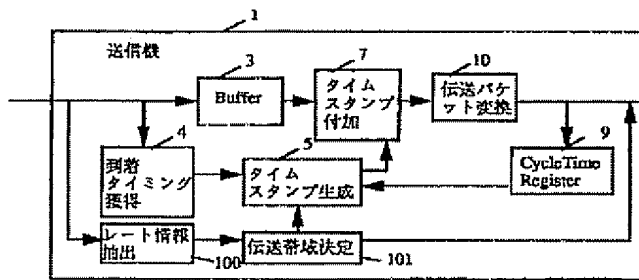
【図1】



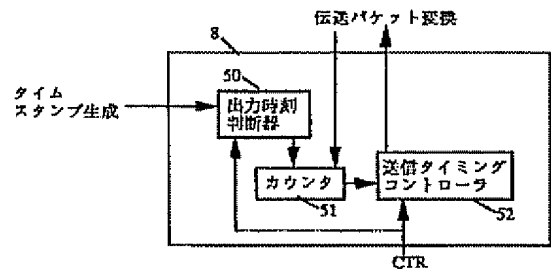
【図2】



【図3】



【図5】



【図4】

